

2004年 6月 8日

Ethernet 搭載 H8S 評価ボード

MiNET-H8S/2339F

取扱説明書

MiSPO

-余白-

目次

1. 特徴	1
2. 製品概要	1
2.1 製品構成	1
2.2 外形図	2
2.3 ブロック図	3
3. 各部の説明と設定	4
3.1 CPU	4
3.2 リセット回路	4
3.3 WAIT 回路	4
3.4 RAM	4
3.5 メモリマップ	5
3.6 LAN	6
3.7 シリアル I/F	6
3.8 スイッチ、LED	6
3.9 H-UDI	6
4. 各種設定一覧	7
4.1 スイッチ設定	7
4.2 ジャンパ設定	7
4.3 ジャンパ抵抗、他の設定	9
4.4 レジスタ設定例	10
4.5 その他、注意点	11
5. コネクタ信号表	12
5.1 HCN1-3	12
5.2 HCN4-5	13
5.3 CN1-3, CNJ1-2, TCN1	15
5.4 FCN1 (H-UDI)	16
5.5 SCN1-2	16
6. 仕様	17
7. 資料	18
7.1 外形寸法図	18
7.2 回路図	19

1. 特徴

- ・高性能な16bitCPUであるH8SとEthernetを、コンパクトな1ボードに集積。
- ・CPU内蔵周辺として、I/Oポート、16ビットタイマパルスユニット、プログラマブルパルスジェネレータ、8ビットタイマ、ウォッチドッグタイマ、シリアル(SCI)、A/D、D/A、DMAC、データトランスファコントローラを搭載。
- ・CPUのオンチップデバッグ機能を使い、手軽なH-UDIデバッガでICE並のデバッグが可能。
- ・最大1MBの大容量SRAMを搭載し、これを0番地にも配置できることで、H-UDIデバッガを使用してのプログラムのダウンロードでも、内蔵ROMを痛めずにデバッグが可能。
- ・株式会社ミスポ製TCP/IPプロトコルスタック付きμITRON4.0仕様リアルタイムOS「NORTi Version 4」で標準対応。

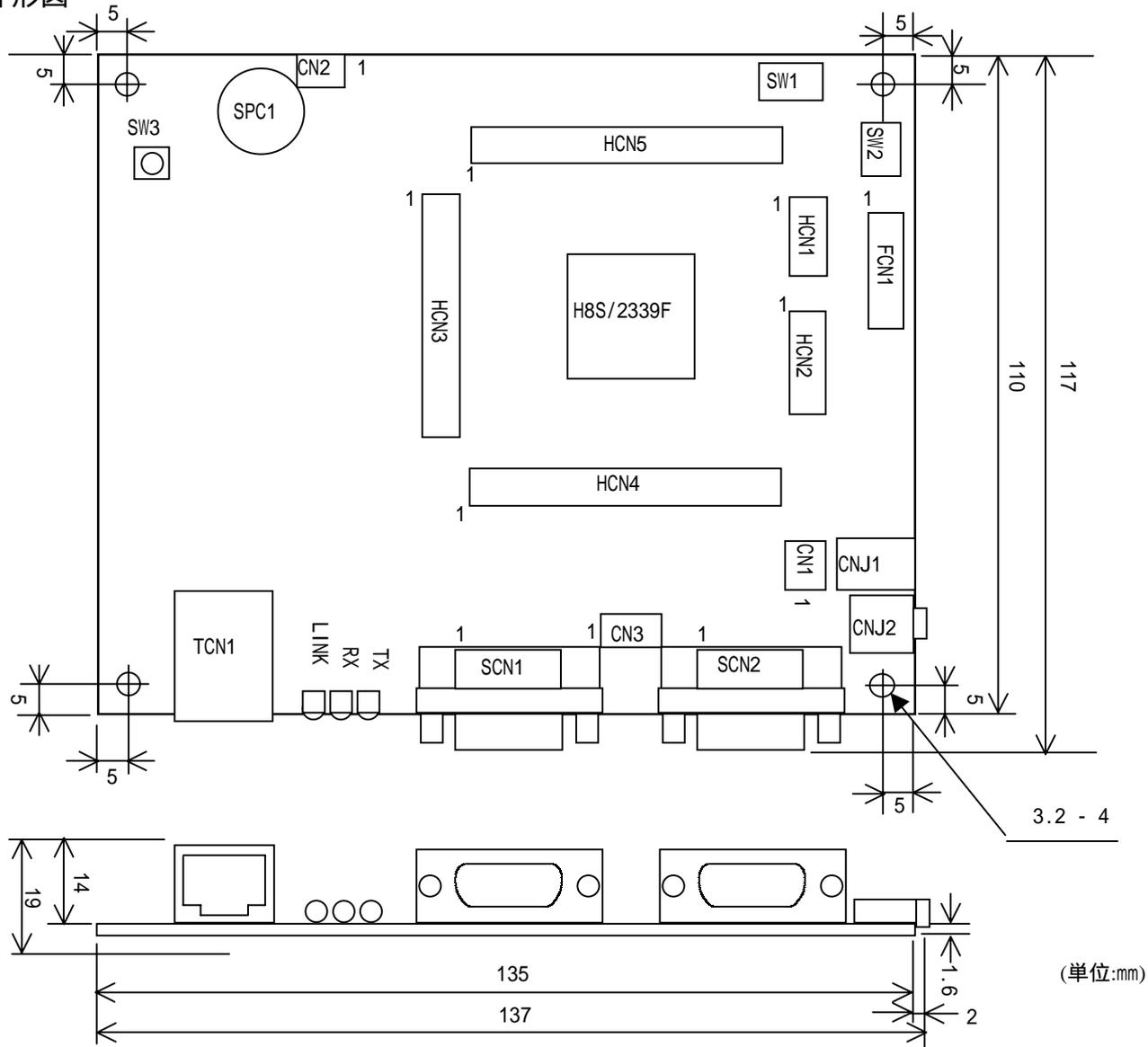
2. 製品概要

2.1 製品構成

本製品には以下の物が含まれています。

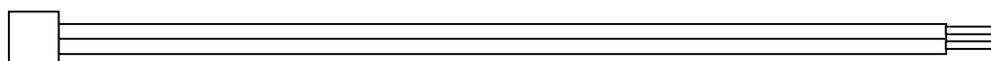
- | | |
|---------------------------|----|
| ・ MiNET-H8S/2339Fボード | ×1 |
| ・ DC5V供給用ケーブル | ×1 |
| ・ DCジャックケーブル(H-UDI等への接続用) | ×1 |
| ・ ACアダプタ | ×1 |
| ・ 取扱説明書(本書)と回路図 | ×1 |

2.2 外形図

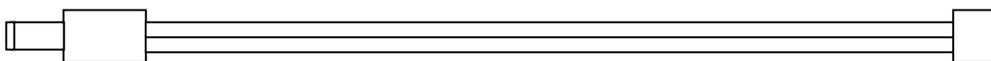


(単位:mm)

MiNET-H8S/2339F ボード外形図

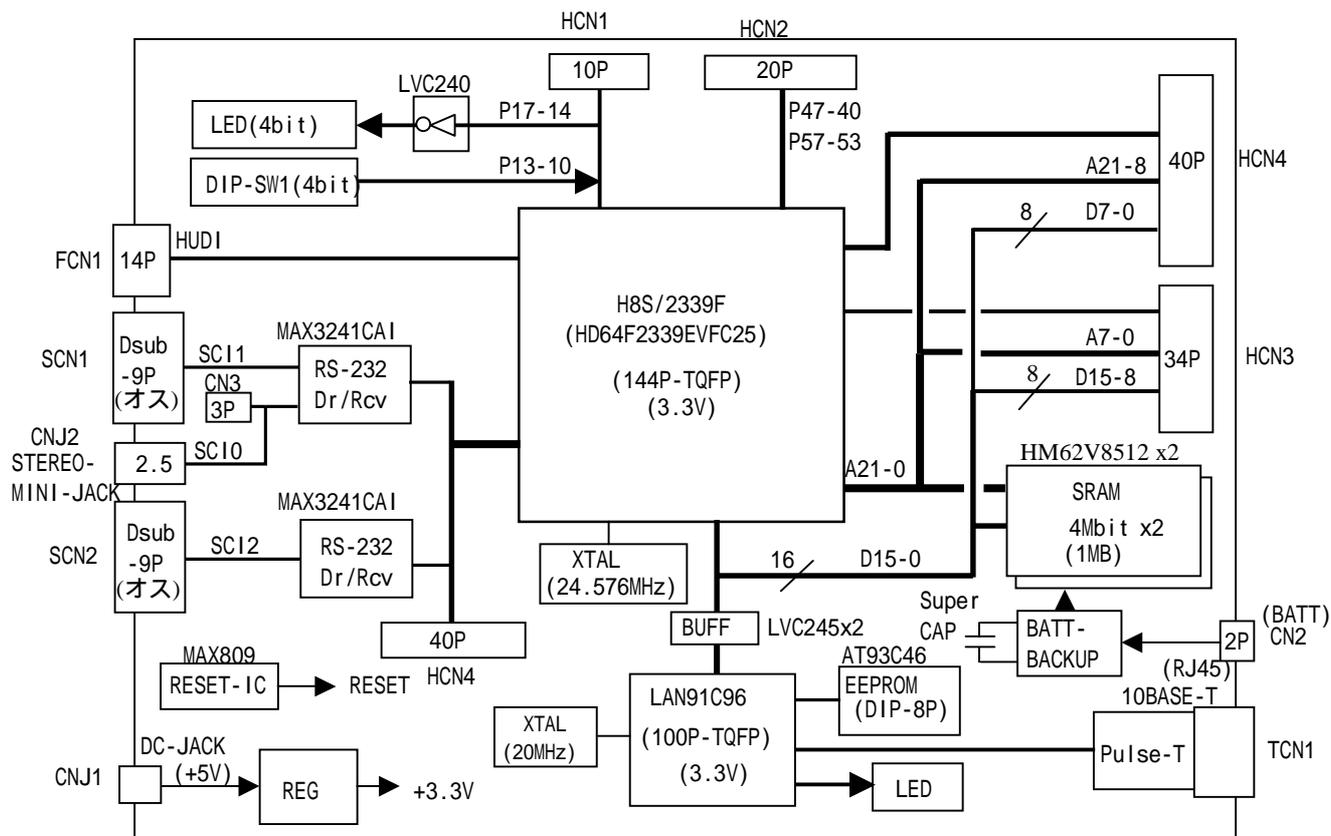


DC 5V 供給用ケーブル



DCジャック・ケーブル

2.3 ブロック図



MiNET-H8S/2339F ボード・ブロック図

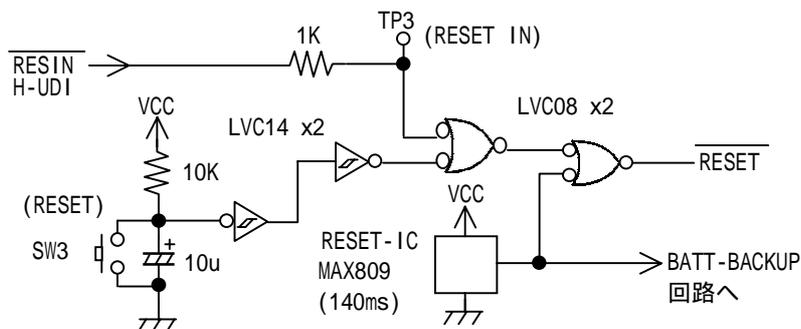
3. 各部の説明と設定

3.1 CPU

CPUはH-UDI対応のHD64F2339EVF25を採用しています。

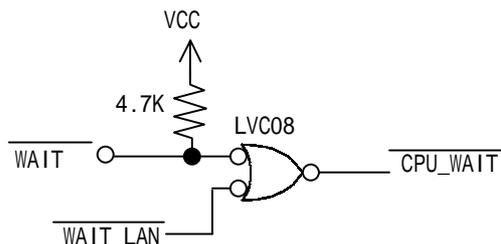
3.2 リセット回路

リセットIC MAX809により確実なリセットパルスが得られます。
RESETスイッチおよび外部リセット入力(TP3)によるリセットができます。



3.3 WAIT 回路

CPUへのWAIT入力は、LAN91C96 からの信号と外部からの信号(HCN3.34)をORしてあります。



3.4 RAM

SRAMは、標準の4Mbit × 2個(1MB、16bit接続)構成の他に、

4Mbit × 1個

1Mbit × 2個

1Mbit × 1個

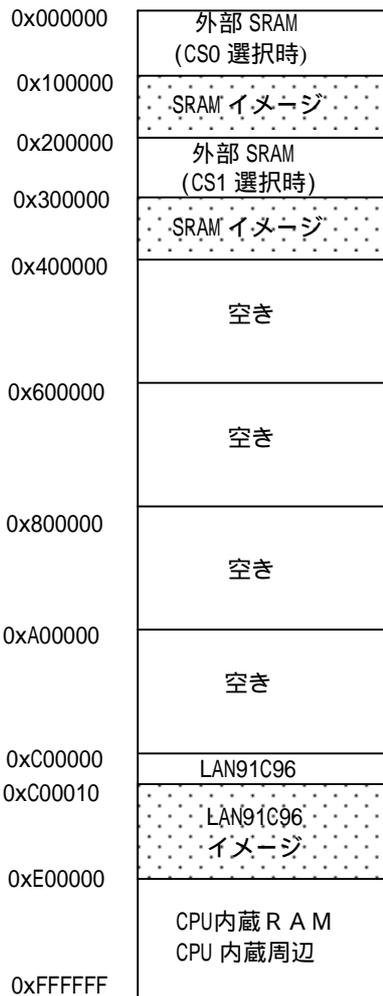
の構成を取る事ができます。

バッテリー・バックアップが可能です。

3.5 メモリマップ

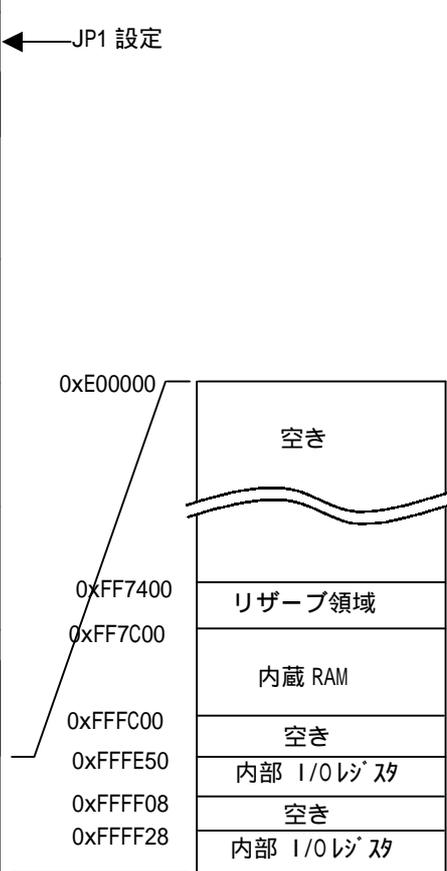
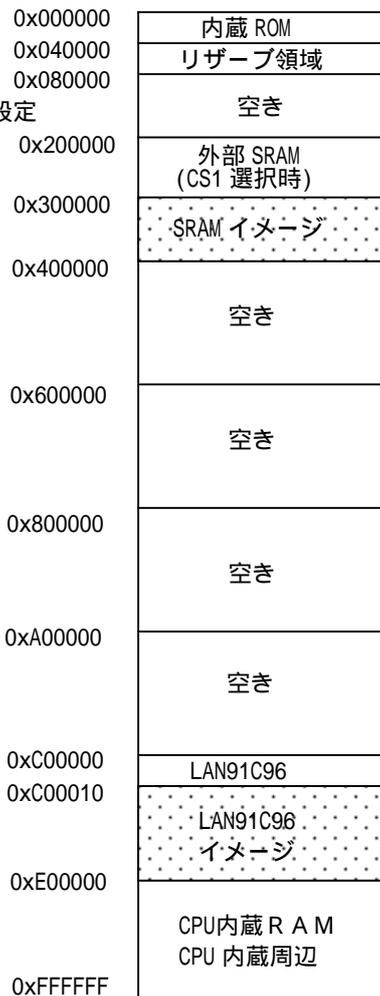
モード4、5

アドバンスト内蔵 ROM 無効モード



モード6

アドバンスト内蔵 ROM 有効モード



内蔵ROM (H8S/2339:384KB=00 0000 ~ 06 FFFFH)

外部RAM モード4(初期16bit幅), JP1=CS0 選択時
 (1Mx2:256KB=000000 ~ 03FFFFH) (16bit幅)
 (4Mx2: 1MB=000000 ~ 0FFFFFFH) (16bit幅)
 モード5(初期8bit幅), JP1=CS0 選択時
 (1Mx1:128KB=000000 ~ 01FFFFH) (8bit幅)
 (4Mx1:512KB=000000 ~ 07FFFFH) (8bit幅)
 モード6, JP1=CS1 選択時
 (1Mx2:256KB=200000 ~ 23FFFFH) (16bit幅)
 (4Mx2: 1MB=200000 ~ 2FFFFFFH) (16bit幅)
 (1Mx1:128KB=200000 ~ 21FFFFH) (8bit幅)
 (4Mx1:512KB=200000 ~ 27FFFFH) (8bit幅)

内蔵RAM (H8S/2339:32KB=FF7C00 ~ FFBFFH)

3.6 LAN

SMSC LAN91C96を使用し、10BASE-TによるLAN接続が可能です。

3.7 シリアル I/F

3チャンネル・シリアルポートの内、SCI1/SCI2がD-sub9Pコネクタに接続されており、SCI0は2.5 のステレオミニジャックもしくは3Pのコネクタに接続されています。

3.8 スイッチ、LED

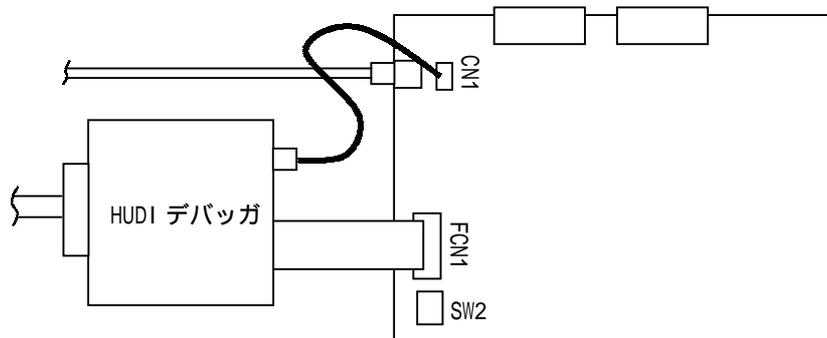
ポート 1 を使用して 4bit のスイッチ入力と LED 出力が出来ます。

ポート	スイッチ	動作
P10	SW1.1	ONで'0' / OFFで'1'
P11	SW1.2	ONで'0' / OFFで'1'
P12	SW1.3	ONで'0' / OFFで'1'
P13	SW1.4	ONで'0' / OFFで'1'

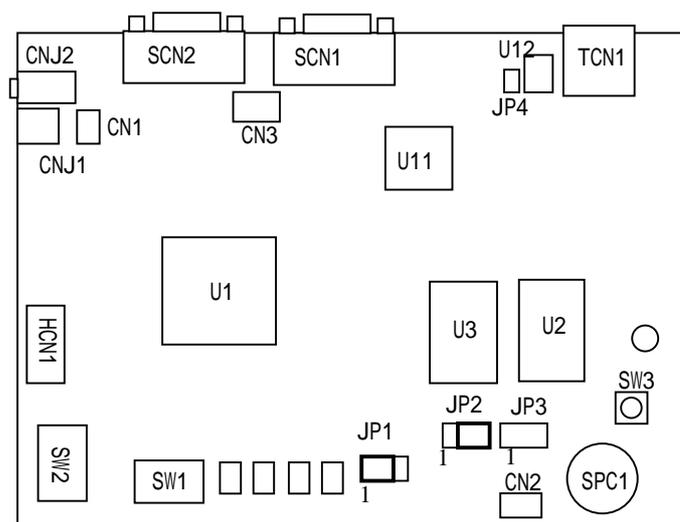
ポート	LED	動作
P14	LED1	'1'で点灯 / '0'で消灯
P15	LED2	'1'で点灯 / '0'で消灯
P16	LED3	'1'で点灯 / '0'で消灯
P17	LED4	'1'で点灯 / '0'で消灯

3.9 H-UDI

- ・ FCN1へH-UDIデバッグを接続できます。CN1から電源供給が可能です。
- ・ H-UDIデバッグを使用する場合、SW2.4をONして下さい。
- ・ CPUの制限により、H-UDI使用時はSCI0が使用できません。



4. 各種設定一覧



4.1 スイッチ設定

初期	SW2.1	SW2.2	SW2.3	MODE	内容
	ON	ON	OFF	4	内蔵ROM禁止、外部16bit幅
	OFF	ON	OFF	5	内蔵ROM禁止、外部 8bit幅
	ON	OFF	OFF	6	内蔵ROM有効、外部16bit幅
	OFF	OFF	OFF	7	内蔵ROM有効、外部 8bit幅
	-	OFF	ON	BOOT	ブート・モード(オンボード書き込みのみ)

	SW2.4	内容
	ON	H-UDIデバッガ接続モード
	OFF	通常動作

4.2 ジャンパ設定

JP1 外部 RAM のエリア選択

初期	位置	内容
	1-2	CS0: 外部RAMをCS0空間に配置
	2-3	CS1: 外部RAMをCS1空間に配置

JP2 外部 RAM のバス幅選択

初期	位置	内容
	1-2	外部RAMを 8bit幅でアクセス
	2-3	外部RAMを16bit幅でアクセス

JP3 外部 RAM サイズ選択

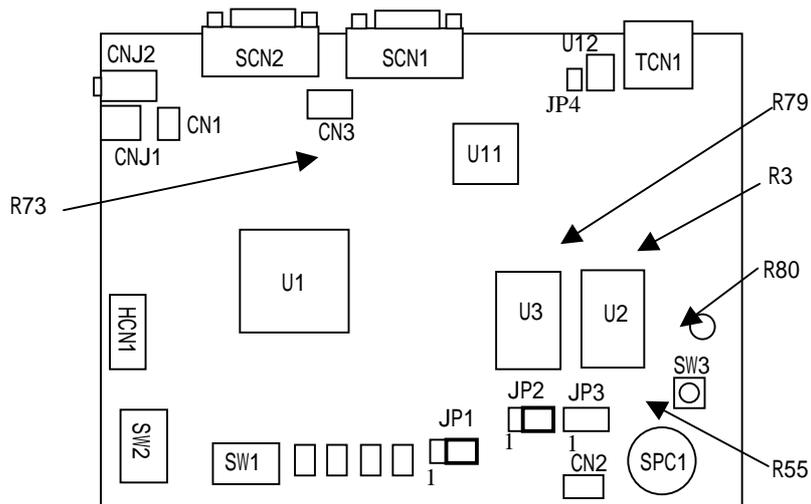
初期	位置	内容
	1-2	4Mbit RAMが実装されている場合
	2-3	1Mbit RAMが実装されている場合(1-2のパターンカット)

出荷時設定は、内蔵フラッシュのプログラムが動作するようになっています。

JP4 LAN91C96 シリアル EEPROM 設定

初期	位置	内容
	1-2	シリアルEEPROM無視
	OPEN	シリアルEEPROM有効

4.3 ジャンパ抵抗、他の設定



R80(0 抵抗) 外部RAM(U2)の接続

初期	実装	内容
	有	下位バイト側のRAMを使用可能とする
	無	下位バイト側のRAMを使用不可能とする

R3(0 抵抗) 外部パワーダウン制御

初期	実装	内容
	有	外部パワーダウン制御を行う
	無	外部パワーダウン制御を行わない

R55(1K 抵抗) バッテリ・バックアップ用チャージ抵抗

初期	実装	内容
	有	二次電池使用時(抵抗値は使用する電池の規格に合わせてください)
	無	リチウム一次電池使用時(3V品)

R73(0 抵抗) シリアルnRST1制御選択

初期	実装	内容
	有	nRST1をP35で制御
	無	nRST1は常にON('L')

4.4 レジスタ設定例

アドレス	レジスタ名	設定値	内容
0xFFFFED0	ABWCR	0x00	CS7 ~ CS0すべて16bit幅
0xFFFFED1	ASTCR	0xFF	CS7 ~ CS0すべて3ステート、ウエイト挿入許可
0xFFFFED2	WCRH	0x20	CS6のみプログラム・ウエイト挿入
0xFFFFED3	WCRL	0x00	CS3 ~ CS0はプログラム・ウエイト挿入無し
0xFFFFED4	BCRH	0xD0	アイドル挿入、CS2 ~ CS5は通常空間
0xFFFFED5	BCRL	0x1D	BREQ0端子は無効、EAE=0、WAIT入力許可
0xFFFF65	P6DR	0xFF	P6すべて'H'
0xFFFFE5	P6DDR	0xC3	P67, P66, P61, P60は出力、他は入力
0xFFFF68	P9DR	0xFF	P9すべて'H'
0xFFFFE8	P9DDR	0xE0	P97 ~ P95は出力、P94 ~ P92は入力
0xFFFF69	PADR	0xF0	PA7 ~ PA4は'H'
0xFFFFE9	PA.DDR	0xFF	PAすべて出力
0xFFFF45	PFCR1	0x00	A23 ~ A20はPA7 ~ PA4出力に設定
0xFFFFEBA	PBDDR	0xFF	PBすべてアドレス出力
0xFFFFEBB	PCDDR	0xFF	PCすべてアドレス出力
0xFFFF6F	PGDR	0xFF	PGすべて'H'
0xFFFFEBF	PGDDR	0x1F	PGすべて出力
0xFFFFEBE	PFDDR	0xFF	出力、PF2 ~ PF0は出力
0xFFFF39	SYSCR	0x01	内蔵RAM有効
0xFFFFAC	PFCR2	0x30	P86=nWAIT入力、CS7 ~ CS1端子有効、AS端子有効
0xFFFF3C	MSTPCR	0x0F1F	DMAC, DTC, TPU, TMR, SCIモジュールON
0xFFFF60	P1DR	0x00	P1すべて'0'
0xFFFFE0	P1DDR	0xF0	P17 ~ P14出力、P13 ~ P10入力

設定はこの表の順に行ってください。

4.5 その他、注意点

- ・ SC10はH-UDIデバッガ使用時には動作しません。
- ・ 外部パワーダウン用のPA5端子は、モード4/モード5ではリセット時に'L'出力、モード6/モード7ではリセット時に入力となります。内部パワーダウン用のレジスタの設定忘れにも注意して下さい。
- ・ H8Sの各ポートの入出力設定レジスタは読み出し不可です。また、各ポートは入力用と出力用のレジスタが別になっていることに注意して下さい。
- ・ RAM上のプログラムを実行中に、バス設定の変更を行わないで下さい。
- ・ H-UDIデバッガで動作中にバス設定(RAMアドレス関連のポート含む)のレジスタを初期化することも、上記と同様でハングアップの原因となりやすいので注意してください。
- ・ CPUモードによっては、PBとPCの設定を行わないとアドレスの一部が出力されない場合があります。
- ・ H-UDIデバッガ使用時、なんらかの原因で復帰出来なくなった場合は、ボードのRESETスイッチを押し、プログラムを再ロードして下さい。

5. コネクタ信号表

5.1 HCN1-3

HCN1(拡張コネクタ 1)

No	I/O	信号名	No	I/O	信号名
1	-	GND	2	I/O	P10/(SW1.1)
3	I/O	P11/(SW1.2)	4	I/O	P12/(SW1.3)
5	I/O	P13/(SW1.4)	6	-	VCC(+3.3V)
7	I/O	P17/(LED1)	8	I/O	P15/(LED2)
9	I/O	P16/(LED3)	10	I/O	P17/(LED4)

HCN2(拡張コネクタ 2)

No	I/O	信号名	No	I/O	信号名
1	-	GND	2	I/O	P47/AN7/DA1
3	I/O	P46/AN6/DA0	4	-	GND
5	I	P45/AN5	6	I	P44/AN4
7	I	P43/AN3	8	I	P42/AN2
9	-	VCC(+3.3V)	10	I	P41/AN1
11	I	P40/A0	12	-	VREF
13	I/O	P57/AN15/DA3	14	I/O	P56/AN14/DA2
15	-	GND	16	-	NC
17	I	P55/AN13	18	I	P54/AN12
19	I/O	P53/ADTRG	20	-	GND

HCN3(拡張コネクタ 3)

No	I/O	信号名	No	I/O	信号名
1	-	GND	2	I/O	P61/ $\overline{\text{CS5}}$
3	I/O	P60/ $\overline{\text{CS4}}$	4	I/O	P67/ $\overline{\text{CS7}}$
5	I/O	PG2/ $\overline{\text{CS2}}$	6	I/O	PG1/ $\overline{\text{CS3}}$
7	I/O	PG0/ $\overline{\text{CAS}}$	8	0	A7
9	0	A6	10	0	A5
11	0	A4	12	0	A3
13	0	A2	14	0	A1
15	0	A0	16	-	VCC(+3.3V)
17	-	GND	18	I/O	D15
19	I/O	D14	20	I/O	D13
21	I/O	D12	22	I/O	D11
23	I/O	D10	24	I/O	D9
25	I/O	D8	26	-	VCC(+3.3V)
27	-	GND	28	0	$\overline{\text{RD}}$
29	-	GND	30	0	$\overline{\text{HWR}}$
31	-	GND	32	0	SYSCK
33	0	RESET	34	I	WAIT

5.2 HCN4-5

HCN4(拡張コネクタ 4)

No	I/O	信号名	No	I/O	信号名
1	-	+VIN(+5V)	2	-	GND
3	I/O	$\overline{\text{IRQ1}}$ /P65(LANで使用)	4	I/O	$\overline{\text{IRQ0}}$ /P64(10Kプルアップ)
5	I/O	P97/ $\overline{\text{IRQ7}}$	6	I/O	P96/ $\overline{\text{IRQ6}}$
7	I/O	P95/ $\overline{\text{IRQ5}}$	8	I/O	P94/ $\overline{\text{IRQ4}}$
9	-	GND	10	I/O	P70/TMR10
11	I/O	P71/TMR11	12	I/O	P72/TMC10
13	I/O	P73/TMC11	14	I/O	P74/TM00
15	I/O	P75/TM01	16	I/O	P27/P07/TIOCB5
17	I/O	P26/P06/TIOCA5	18	I/O	P25/P05/TIOCB4
19	-	GND	20	-	VCC(+3.3V)
21	-	VCC(+3.3V)	22	-	GND
23	I/O	P24/P04/TIOCA4	24	I/O	P23/P03/TIOCD3
25	I/O	P22/P02/TIOCC3	26	I/O	P21/P01/TIOCB3
27	I/O	P20/P00/TIOCA3	28	-	GND
29	I/O	P30/TxD0(ボードで使用)	30	I/O	P31/TxD1(ボードで使用)
31	I/O	P32/RxD0(ボードで使用)	32	I/O	P33/RxD1(ボードで使用)
33	-	NC	34	I/O	P35/SCK1(RTS1で使用)
35	I/O	P50/TxD2(ボードで使用)	36	I/O	P51/RxD2(ボードで使用)
37	I/O	P52/SCK2(ボードで使用)	38	-	NC
39	-	GND	40	-	+VIN(+5V)

HCN5(拡張コネクタ 5)

No	I/O	信号名	No	I/O	信号名
1	-	GND	2	I/O	PA5/A21
3	I/O	PA4/A20	4	0	A19
5	0	A18	6	0	A17
7	0	A16	8	0	A15
9	0	A14	10	-	NC
11	-	GND	12	0	A13
13	0	A12	14	0	A11
15	0	A10	16	0	A9
17	0	A8	18	0	$\overline{CS1}$
19	0	$\overline{CS0}$	20	-	VCC(+3.3V)
21	-	VCC(+3.3V)	22	I/O	D7/PE7
23	I/O	D6/PE6	24	I/O	D5/PE5
25	I/O	D4/PE4	26	I/O	D3/PE3
27	I/O	D2/PE2	28	I/O	D1/PE1
29	I/O	D0/PE0	30	-	NC
31	-	GND	32	-	NC
33	I/O	P85/ $\overline{DACK1}$	34	I/O	P84/ $\overline{DACK0}$
35	0	\overline{AS}	36	I/O	\overline{LWR} /PF3
37	I/O	PF2/LCAS	38	I/O	PF1/BACK
39	I/O	PF0/BREQ	40	-	GND

5.3 CN1-3, CNJ1-2, TCN1

CN1(電源コネクタ)

No	信号名	内容
1	GND	電源 GND
2	+VIN	電源+5V 入力/ +5V 供給用

CN2(バッテリー・コネクタ)

No	信号名	内容
1	GND	電池GND
2	+BATT	電池+3V入力

CN3(シリアル CH0 コネクタ)

No	信号名	内容
1	GND	シリアル GND
2	TXD0	シリアル CH0 データ出力
3	RXD0	シリアル CH0 データ入力

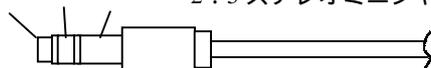
CNJ1(電源用DCジャック・コネクタ) EIAJ電圧区分2

電極	信号名	内容
センタ	+VIN	電源+5V 入力
外周	GND	電源 GND

CNJ2(シリアルCH0コネクタ)

電極	信号名	内容
1	GND	電池 GND
2	TXD0	シリアル CH0 出力
3	RXD0	シリアル CH0 データ入力

2.5ステレオミニジャックケーブル



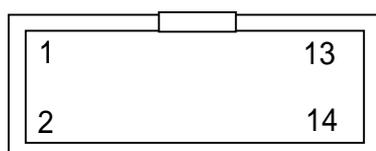
TCN1(10BASE-T コネクタ)

電極	信号名	内容
1	TD+	送信データ(+)
2	TD-	送信データ(-)
3	RD+	受信データ(+)
4	RD+	3ピンと4ピンをコネクタ内で接続
5	TD+	1ピンと5ピンをコネクタ内で接続
6	RD-	受信データ(-)
7	NC	-
8	NC	-

5.4 FCN1 (H-UDI)

FCN1(H-UDI コネクタ)

No	I/O	信号名	No	I/O	信号名
1	I	TCK(P82)	2	-	GND
3	I	TRST(P34)	4	-	GND
5	O	TDO(RES)	6	-	GND
7	I	RESIN	8	-	NC(+3.3V)
9	I	TMS(P80)	10	-	GND
11	I	TDI(P81)	12	-	GND
13	O	RESET	14	-	GND



5.5 SCN1-2

SCN1 (シリアル・コネクタ 1 : Dsub9P オス)

No	I/O	信号名	No	I/O	信号名
1	I	DCD1	6	I	DSR1
2	I	RxD1	7	O	RTS1
3	O	TxD1	8	I	CTS1
4	O	DTR1	9	I	RI1
5	-	GND			

(DTR1 と DSR1 は接続されている。)

SCN2 (シリアル・コネクタ 2 : Dsub9P オス)

No	I/O	信号名	No	I/O	信号名
1	I	DCD2	6	I	DSR2
2	I	RxD2	7	O	RTS2
3	O	TxD2	8	I	CTS2
4	O	DTR2	9	I	RI2
5	-	GND			

PCとはクロスケーブルに接続して下さい。

6. 仕様

項目	内容
名称	MiNET-H8S/2339F
CPU	日立製作所 H8S/2339F-ZTAT(HD64F2339EVFC)
クロック	24.576MHz
SRAM	1MB (4Mbit×2個)、ノンウェイト、16ビット接続(注1) バッテリバックアップ可(注2)
ROM	内蔵フラッシュメモリのみ 384kB
RS-232C	内蔵SCI1 D-sub9(TxD/RxD/RTS/CTS) 内蔵SCI2 D-sub9(TxD/RxD/RTS/CTS/DTR/DSR) 内蔵SCI0 2.5 小型ジャック(TxD/RxD)(注3)
Ethernet	SMSC LAN91C96(10BASE-T)(注4)
その他	4-bit LED, 4-bit DIPスイッチ
デバッグI/F	H-UDI(ROMソケット無し、CPUソケット無し)
拡張バス	独自(CPUのほぼ全信号を取り出し可)
サイズ	110×135mm(4層基板)
電源	5V±0.5V / 120mA Typ (基板内3.3V)
付属品	ACアダプタ(5V/1.6A) 電源コネクタ用ケーブル(注5) 取扱説明書 / 回路図 / MACアドレス

(注1) ジャンパ切り替えにより、512kBとして8ビット接続も選択可

(注2) スーパーキャパシタ搭載。リチウム電池はユーザーにて外部接続してください。

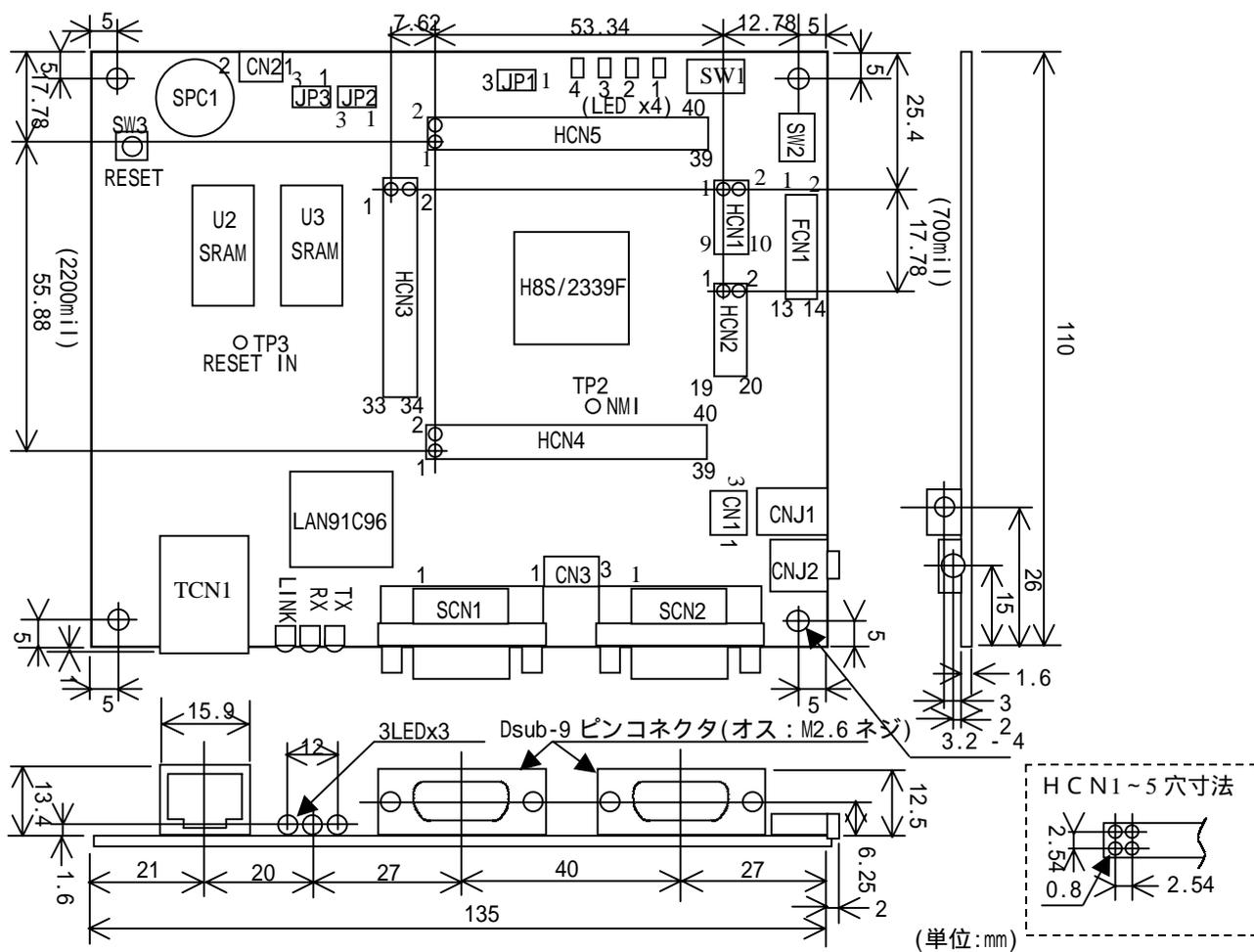
(注3) H-UDIを使う場合、SCI0は使用不可(CPUの制限による)。

(注4) シリアルEEPROMに、ボード固有のMACアドレスをプログラム済み。

(注5) ACアダプタ以外の電源接続、あるいはH-UDIプローブへの電源供給に使用可。

7. 資料

7.1 外形寸法図



MiNET-H8S/2339F ボード寸法図 (Ver0.2:2002/06/13)

7.2 回路図

-余白-

Ethernet 搭載 H8S 評価ボード MiNET-H8S/2339F
取扱説明書

2002 年 7 月 第 1 版
2004 年 5 月 第 2 版

株式会社ミスポ <http://www.mispo.co.jp/>
〒213-0012 川崎市高津区坂戸 3-2-1
TEL 044-829-3381 FAX 044-829-3382
一般のお問い合わせ sales@mispo.co.jp
技術サポートご依頼 norti@mispo.co.jp

copyright(C) 2000-2004, MiSPO Co.,Ltd.
